

Formulario para la presentación de Cursos de Posgrado/Doctorado

INFORMACIÓN ACADÉMICA

Año de presentación (*)

2023

1-a-

Departamento docente que inicia el trámite:
Departamento de Computación
Nombre del curso:
Curso Avanzado sobre Arquitecturas y Plataformas de Cómputo
Nombre, Cargo y Título del docente responsable:
Dr. Mario Kovac, Profesor Invitado, Faculty of electrical engineering and computing, University of Zagreb, y Esteban Mocskos, Profesor Adjunto dedicación Exclusiva, FCEN-UBA
En caso de dictarse en paralelo con una materia de grado, nombre de la misma:
Nuevas arquitecturas y plataformas de cómputo
Nombre y Título de los docentes que colaboran con el dictado del curso (*) (*):
Dr. Augusto Vega (Profesor invitado), Mario Ruiz Noguera(Profesor Invitado)
Fecha propuesta para el primer dictado luego de la aprobación:
1er Cuatrimestre 2023

Duración:

Duración total en horas	30
Duración en semanas	1

Distribución carga horaria:

Número de horas de clases teóricas	20
Número de horas de clases de problemas	
Número de horas de trabajos de laboratorio	10
Número de horas de trabajo de campo	
Número de horas de seminarios	

Forma de evaluación:
Tres parciales correspondientes a los tres módulos principales del curso.
Lugar propuesto para el dictado (departamento, laboratorio, campo, etc.):
Laboratorio de Computación

Puntaje propuesto para la carrera de doctorado: 1 punto

Número de alumnos Mínimo: 5 Máximo: 50

Audiencia a quién está dirigido el curso:
Estudiantes de posgrado del Departamento de Computación o disciplinas afines.

Formulario para la presentación de Cursos de Posgrado/Doctorado

Necesidades materiales del curso:

PC's para las prácticas en laboratorio.

1-b-

Programa analítico del curso con Objetivos y Bibliografía:

Objetivos

Esta materia presenta herramientas y aplicaciones de sistemas específicos en los que conviven el co-diseño hardware/software. Una de las herramientas más utilizadas en este campo son las FPGA que serán presentadas en detalle. Los estudiantes obtendrán una visión general del proceso a través del cual se diseñan, en la actualidad, nuevos sistemas en chip (SoC, del inglés system on a chip) para aplicaciones específicas, junto al software necesario para su programación y uso.

El foco del curso se pondrá en la "programabilidad" (facilidad de ser programado y usado) de estos sistemas en chip a través del acceso a diferentes herramientas, incluyendo: una aplicación específica del dominio de vehículos autónomos y conectados, un compilador avanzado, y un planificador de tareas (task scheduler) inteligente. Además, se abordarán conceptos básicos de diseño de hardware y aceleradores de propósito especial, que constituyen la base del diseño de sistemas en chip.

Temario

Diseño ágil de Sistemas en Chip (SoC) programables

- Presentación de la metodología de diseño ágil EPOCHS.
- Introducción a los componentes principales de EPOCHS: Aplicación del dominio de vehículos autónomos y conectados, compilador, scheduler "inteligente", y SoC.
- Hands-on: Aplicación del dominio de vehículos autónomos y conectados.
- Presentación del "software stack" completo:
 - Introducción al compilador "Heterogeneous
 - Parallel Virtual Machine" (HPVM) y al scheduler "inteligente".
- Interacción entre HPVM y el scheduler.
- Hands-on: "software stack" completo en acción.
- Análisis ontológico para descubrir nuevos aceleradores.
- Diseño e implementación de SoCs usando la plataforma ESP ("Embedded Scalable Platform").
- Discusión de oportunidades de colaboración y conclusiones generales.

Arquitecturas para la aceleración de compresión de imágenes y video

- Revisión de arquitecturas de sistemas de imagen y video.
- Análisis de datos de imagen y video.
- Análisis de uso de recursos de cómputo y comunicación.
- System technologies:
 - compresión
 - comunicaciones
 - almacenamiento
 - protección
 - modelos de negocio
- Sistema visual humano.

Formulario para la presentación de Cursos de Posgrado/Doctorado

- Receptores de luz del ojo y características que nos permiten modelar en un sistema de visión computacional.
- Mapeo del dominio espacial y de frecuencia de los datos de imágenes.
- Análisis del modelo de compresión y complejidad.
- Identificación de *kernels* de procesamiento y análisis de sus posibles implementaciones.
 - Análisis de la arquitectura.
 - Análisis de desempeño.
- Modelo de compresión de video y análisis de complejidad.
- Identificación de los kernels de procesamiento claves y análisis de posibles implementaciones desde la capa de software al hardware.
 - Análisis de arquitectura.
 - Análisis de desempeño.

Desarrollo de aceleradores para las plataformas de computación adaptativa

Se utilizará AWS F1 para acceder al hardware más actual disponible y a un amplio rango de placas aceleradoras AlveoSe cubrirán los siguientes puntos:

- Xilinx Vitis development framework, flujos de diseño y casos de uso
- AWS and placas Alveo para aceleración basada en FPGA
- Demostración y hands-on de circuito de desarrollo basado en Vitis
- Desarrollo, profiling y optimización de aplicaciones para FPGA
- Utilización de aceleradores Xilinx desde la nube

Bibliografía

- "Embedded Systems Design: An Introduction to Processes, Tools, and Techniques" by Arnold S. Berger (2001).
- "Digital System Design with FPGA: Implementation Using Verilog and VHDL" by Cem Ünsalan (2017).
- "Designing Embedded Systems with PIC Microcontrollers: Principles and Applications" by Tim Wilmshurst (2016).
- "Agile Systems Engineering" by Bruce Powel Douglass (2015).
- "System Design with SystemC" by Thorsten Grötter, et al. (2002).
- "The Art of Systems Architecting" by Mark W. Maier, Eberhardt Rechtin (2009).
- "System-on-Chip Design and Implementation" by Brackenbury, Plana, Pepper. IEEE Transactions on Education 53(2):272 - 281 (2010).
- "SystemC: From the Ground Up" by David C. Black, Jack Donovan (2004).
- "Agile Model-Based Development Using UML-RSDS" by Kevin Lano, et al. (2016).
- "Video Compression and Communications: From Basics to H.261, H.263, H.264, MPEG4 for DVB and HSDPA-Style Adaptive Turbo-Transceivers" by Hanzo, Cherriman, Streit. Wiley-IEEE Press (2007).
- "High Efficiency Video Coding (HEVC): Algorithms and Architectures" by Vivienne Sze, et al. (2014).
- "Digital Video Processing for Engineers: A Foundation for Embedded Systems Design" by Michael Parker (2014).
- "Introduction to Data Compression" by Khalid Sayood (2017).
- "JPEG2000 Standard for Image Compression: Concepts, Algorithms and VLSI Architectures" by Tinku Acharya, et al. (2013).
- "Image and Video Compression: Fundamentals, Techniques, and Applications" by Vasudev Bhaskaran (2014).
- "Image and Video Compression Standards: Algorithms and Architectures" by K. R. Rao, et al. (2019).
- "Video Processing and Communications" by Jörn Ostermann, et al. (2012).
- "Introduction to Digital Image and Video Processing" by Alan C. Bovik (2010).

Formulario para la presentación de Cursos de Posgrado/Doctorado

- "Video Coding Standards: AVS China, H.264/MPEG-4 PART 10, HEVC, VP6, DIRAC and VC-1" by K. R. Rao, et al. (2019).

1-c-

Actividades prácticas propuestas (puede adjuntarse en hojas separadas):

El curso tiene una orientación teórico-práctica y se desarrollará con trabajos de ejercitación.

(*) Todos los cursos tendrán una validez de 5 años.

(*)(*) Las actualizaciones de los docentes colaboradores son informados por la Dirección departamental al inicio de cada dictado del curso.